

[Previous Doc](#) [Next Doc](#) [Go to Doc#](#)
[First Hit](#)



Generate Collection

L2: Entry 4 of 6

File: JPAB

Jan 25, 1990

PUB-NO: JP402022572A

DOCUMENT-IDENTIFIER: JP 02022572 A

TITLE: WIRING INSPECTING METHOD FOR INTEGRATED CIRCUIT

PUBN-DATE: January 25, 1990

INVENTOR-INFORMATION:

NAME

COUNTRY

YAMABA, TAKAHISA

SHICHIMIYA, TAKATOMO

ASSIGNEE-INFORMATION:

NAME

COUNTRY

YAMAHA CORP

APPL-NO: JP63172038

APPL-DATE: July 11, 1988

US-CL-CURRENT: 324/527

INT-CL (IPC): G01R 31/02; G01R 31/26

ABSTRACT:

PURPOSE: To easily and securely detect a wire breaking point by forming a liquid crystal film on the top surface of an IC chip so that its wiring layer is covered, applying an impulsive voltage to the wiring layer, and observing a repetitive light and dark pattern where the inclination of molecule axes of a liquid crystal material due to electric field effect is reflected.

CONSTITUTION: In a 1st step, the liquid crystal film 20 is formed on the top surface of the IC ship 10 while covering the wiring layer 16. In this case, no cover glass is installed and orientation is not performed. Further, a wiring protection film 18 is not removed either. In a 2nd step, the impulsive voltage signal is applied to the wiring layer 16 to form the optically observable repetitive light and dark pattern where the inclination of molecule axes of the liquid crystal material due to the electric field effect is reflected in the liquid crystal film 20 along the wiring layer 16. In a 3rd step, the generation state of the repetitive light and dark pattern is observed optically to detect the wire breaking position of the wiring layer 16.

COPYRIGHT: (C)1990, JPO&Japio

[Previous Doc](#) [Next Doc](#) [Go to Doc#](#)

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平2-22572

⑮ Int. Cl.⁵

G 01 R 31/02
31/26

識別記号

G

庁内整理番号

6829-2G
7807-2G

⑬ 公開 平成2年(1990)1月25日

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 集積回路の配線検査法

⑯ 特 願 昭63-172038

⑰ 出 願 昭63(1988)7月11日

⑱ 発 明 者 山 葉 隆 久 静岡県浜松市中沢町10番1号 ヤマハ株式会社内

⑲ 発 明 者 七 官 敬 朋 静岡県浜松市中沢町10番1号 ヤマハ株式会社内

⑳ 出 願 人 ヤマハ株式会社 静岡県浜松市中沢町10番1号

㉑ 代 理 人 弁理士 伊沢 敏昭

明 細 書

発明の名称 集積回路の配線検査法

特許請求の範囲

(a) 集積回路チップの上面にその配線層をおおうように液晶膜を形成するステップと、

(b) 前記配線層にパルス状の電圧信号を印加することにより電界効果による液晶物質の分子軸の傾きを反映した光学的に観察可能な濃淡の繰返しパターンを前記配線層に沿って前記液晶膜に生じさせるステップと、

(c) 前記濃淡の繰返しパターンの生成状態を光学的に観察することにより前記配線層の断線箇所を検出するステップと

を含む集積回路の配線検査法。

発明の詳細な説明

〔産業上の利用分野〕

この発明は、集積回路（以下ICと称する）の

配線検査法に関し、特に断線箇所検出法の改良に関するものである。

〔発明の概要〕

この発明は、ICチップの上面にその配線層をおおうように液晶膜を形成すると共に該配線層にパルス状の電圧信号を印加し、電界効果による液晶物質の分子軸の傾きを反映した濃淡の繰返しパターンを光学顕微鏡等で観察することにより断線箇所を簡単且つ確実に検出可能としたものである。

〔従来の技術〕

従来、LSI（大規模集積回路）等のICの故障を解析する方法としては、ストロボ走査型電子顕微鏡を用いるものなどいくつか提案されているが、高価な装置を用いないで済む簡便さから液晶の複屈折効果を利用して配線電位状態を可視化する（具体的には配線層のうち高電位状態にある箇所を光学的に観察する）方法が注目されている。

この可視化する方法にあつては、ICチップの

上面に液晶を介してカバーガラスを設け、配向処理により液晶を垂直配向させる。そして、配線層にパルス電圧を印加してその電界効果により液晶に複屈折を起こさせるが、このときの印加電圧をICの通常使用電圧より高くするか又は配線層をおおう保護膜を予め薄くすべくエッチしておかなければ液晶物質の分子軸を傾けることができず、可視化できなかった。そこで、保護膜エッチングを要せず、しかもICの通常使用電圧以下の電圧で可視化する方法として、約10[Hz]と約1[KHz]との2つのパルス電圧を重ねて印加することが提案されている(例えば第15回日科技連信頼性・保全性シンポジウム資料、昭和60年5月、第243～248頁参照)。

【発明が解決しようとする課題】

上記した従来技術によると、パルス電圧の重畳的印加により保護膜エッチングなしで低電圧化を達成したとしても、カバーガラス設置処理及び配向処理は不可欠であり、特に配向処理は1時間程度の加熱処理を要する。このため、解析試料の作

製に相当の時間と労力が必要であって、簡単且つ迅速に故障解析を行なうのが困難であった。

この発明の目的は、簡単且つ迅速に故障解析を行なえると共に安全且つ確実に断線箇所を検出することのできる新規なIC配線検査法を提供することにある。

【課題を解決するための手段】

この発明によるIC配線検査法は、次の第1～第3のステップを含むものである。

すなわち、第1のステップでは、ICチップの上面にその配線層をおおうように液晶膜を形成する。この場合、カバーガラスは設置せず、配向処理も行なわない。また、配線保護膜も除去しない。

第2のステップでは、配線層にパルス状の電圧信号を印加することにより電界効果による液晶物質の分子軸の傾きを反映した光学的に観察可能な濃淡の繰返しパターンを配線層に沿って液晶膜に生じさせる。

第3のステップでは、濃淡の繰返しパターンの

生成状態を光学的に観察することにより配線層の断線箇所を検出する。

【作用】

この発明の方法によると、濃淡の繰返しパターンは、電界効果によって生ずるものであるから、配線層のうちでも断線によって電圧が印加されない部分については濃淡の繰返しパターンが生じない。従って、濃淡の繰返しパターンの生成状態を光学顕微鏡等を用いて光学的に観察することにより配線層の途中等において濃淡の繰返しパターンが途切れているところは断線箇所として確実に検出することができる。

また、この発明は、電圧印加状態にある配線層そのものを光学的に観察するのではなく、電圧印加に伴って生ずる濃淡の繰返しパターンを光学的に観察するようにしたので、液晶膜が初期的にどのような配向状態にあってもよく、カバーガラス設置処理及び配向処理は不要である。その上、濃淡の繰返しパターンは、配線保護膜を付けたままICの通常使用電圧(例えば5[V])以下で

も生ずるので、保護膜エッチング処理が不要であり、しかも高電圧を用いた場合のようにIC機能を損うおそれもない。

【実施例】

第1図は、この発明のIC配線検査法の一実施例を示すものである。

ICの故障解析を行なう場合を大別すると、ICチップをパッケージに組込む前に例えばウェハ状態で行なう第1の場合と、ICチップをパッケージに組込んだ後行なう第2の場合とがある。

第1の場合にあつては、ICチップが露出しているので、チップ露出処理は必要ないが、第2の場合にあつては、パッケージを薬品(化学的)あるいは機械的に開封してICチップを露出させる。このとき、ボンディングワイヤにダメージを与えない様に注意する。

第1図に示すように、ICチップ10は、シリコン等の半導体基板の表面に複数の回路素子を形成すると共に、これらの回路素子を絶縁膜14上に形

成された配線層18で接続して所望の回路機能を得るようになっている。通常、配線層18は、P S G（リンケイ酸ガラス）等の保護膜18でおおわれており、配線層18の一端及び他端は、ボンディングパッドとしての接続層C₁及びC₂により保護膜18の上面に導出されている。

解析対象となるI Cチップ10を用意した後、このチップを電氣的に動作可能な状態とする。具体的には、上記した第1の場合は、接続層C₁及びC₂に金属探針（プローブ）を立てて外部から電圧信号を印加できるようにし、上記した第2の場合は、パッケージの外部端子（リード）に電圧信号を印加できるようにする。第1図の端子T₁及びT₂は、プローブ又はリードに相当する。

次に、チップ上面に一例としてネマティック液晶M B B Aを塗布した後余分な液晶を除去してチップ上に極めて薄い（約3[μm]以下）液晶膜20を形成する。そして、I Cチップ10を、液晶膜20の形成面が上になるようにして光学顕微鏡30の下に置く。

一方、Xより右側の部分(B)では、配線周辺の電界の変化によって液晶物質の分子軸が傾けられるために反射光Qの偏光面の方向がbからb'のように変化し、この結果として第2図K₀に示すようにXから右側の配線層部分に沿って濃淡の繰返しパターンが見られる。

第2図のK₀及びK₁におけるパターンの有無は顕微鏡30を介して明瞭に観察されるので、配線層18がXの個所で断線していることを容易に検出できる。なお、配線層18が断線なしの正常なものであれば第3図に示すような濃淡の繰返しパターンが見られる。

上記実施例では、顕微鏡30を介して肉眼で観察したが、写真にとって観察してもよい。また、電圧信号V_aの電圧値及び周波数は、濃淡の繰返しパターンが光学的に観察可能に現われる範囲で適宜設定すればよく、上記した例示値に限定されるものではない。

【発明の効果】

以上のように、この発明によれば、電圧印加に

光学顕微鏡30にあつては、対物レンズ32と接眼レンズ34との間に光源36からの光を観察対象に向けるようにハーフミラー38が設けられると共に、光源36とハーフミラー38との間及び接眼レンズ34とハーフミラー38との間には各々の偏光面が互いに直角をなすようにして第1及び第2の偏光子40及び42がそれぞれ配置されている。

次に、端子T₁及びT₂に一例としてピーク電圧が+5[V]、周波数が5[Hz]の方形波パルス状電圧信号V_aを印加する。そして、この電圧印加状態において光学顕微鏡30を介して肉眼でI Cチップの上面を観察する。

いま、配線層18がXの個所で断線しているものとする、Xより左側の部分(A)では、顕微鏡30からの光Pが矢印a方向の偏光面をもってチップ上面に入射し、その反射光Qが矢印b方向の偏光面をもって顕微鏡30に入射する。このとき、配線層18のXより左側の部分には断線により電圧が印加されていないので、第2図K₁に示すように光学的に何等変化が認められない。

伴って生ずる濃淡の繰返しパターンを光学的に観察するようにしたので、配線保護膜エッチング処理、カバーガラス設置処理、配向処理等の面倒な準備処理が不要であり、簡単且つ迅速にI Cの故障解析を行うことができ、しかもI Cの通常使用電圧以下の電圧で安全且つ確実に断線箇所を検出できるなど優れた効果が得られるものである。

図面の簡単な説明

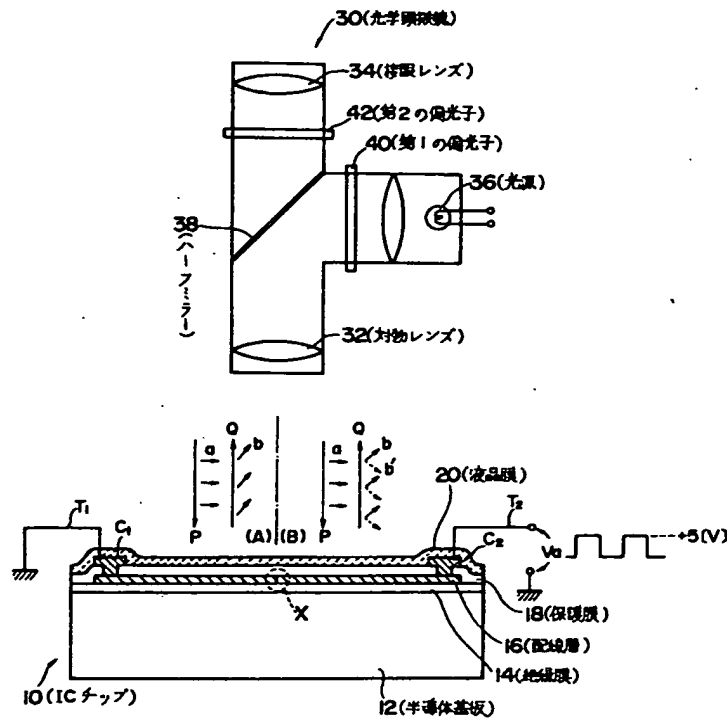
第1図は、この発明のI C配線検査法の一実施例を説明するための配置図。

第2図及び第3図は、それぞれ断線ありの配線層及び正常な配線層について濃淡の繰返しパターンを示す上面図である。

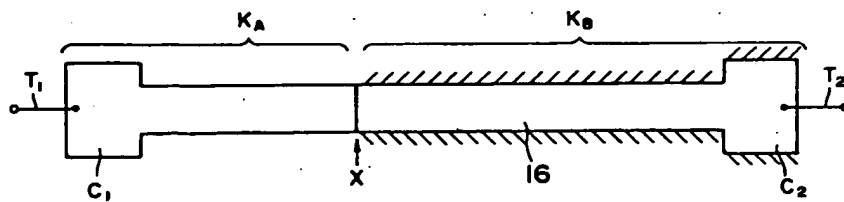
10… I Cチップ、12… 半導体基板、14… 絶縁膜、16… 配線層、18… 保護膜、20… 液晶膜、30… 光学顕微鏡。

出願人 ヤマハ株式会社

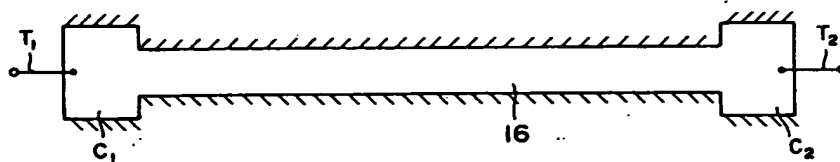
代理人 弁理士 伊沢敏昭



第 1 図(この発明の IC 配線検査法)



第 2 図(断線ありの場合)



第 3 図(断線なしの場合)